K1810BM88, KM1810BM88, K 1810BM88

Микросхемы представляют собой 16-битовый микропроцессор с 8-битовой внешней шиной данных (центральное процессорное устройство с байтовым принципом организации) и предназначены для перевода аппаратных средств, построенных на К580ВМ80 и К580ВМ85, на программную среду К1810ВМ86 для повышения производительности. Имеют аналогичную архитектуру и одинаковую систему команд с К1810ВМ86. Различия состоят в изменении разрядности шины данных и соответствующих изменениях структуры и работы шинного интерфейса. В назначении выводов линии адреса А15...А8 используются только для выдачи адресов, а линия \overline{BHE} заменена линией состояния \overline{SSO} , так как К1810ВМ88 может обращаться только к байтам и надобность в сигнале разрешения старшего байта шины \overline{BHE} отпадает. Корпус типа 2123.40-6, масса не более 7,7 г и 2123.40-2, масса не более 11г.

17 18	NMI INT	CPU	A15 39	2
19	C		A13	3
21	CR	ě	A12	5
22	RDY		A11	6
23		ê	A10	7
	TEST	3	A9	8
33	MN/AX	Ų.	A8	-
9			A19/SA6	35
10	A/07		A18/SA5	36
11	A/06		A17/SA4	37
12	A/05		A16/SA3	38
13	A/D4 A/D3			24
14	A/02		INTA(QS1)	25
15	A/D1		ALE(QSO)	26
16	A/00		DEN(SÃO)	27
4000	7.7.00		DT/R(SA1)	28
1_	av		Io/M(SA2)	29
20	Phones		WR(LOCK)	32
	OV		RD ·	34
40	5V		SSTO(-)	
	1		HLDARQ/GT1	30
			HOLDRQ /GTO	31_

Условное графическое обозначение К1810ВМ88, КМ1810ВМ88, КР1810ВМ88

Назначение выводов: 1, 20 - общие; 2...8 - выходы канала адреса (с тремя состояниями); 9...16 - входы/выходы канала адреса/данных (с тремя состояниями); 17 - вход немаскируемого запроса прерывания; 18 - вход маскируемого запроса прерывания; 19 - вход тактовых импульсов; 21 - вход

сброса; 22 - вход готовности; 23 - вход проверки; 24 - выход подтверждения прерывания; 25 - выход разрешения фиксации адреса; 26 - выход разрешения данных (с тремя состояниями); 27 - выход передачи/приема данных (с тремя состояниями); 28 - выход признака обращения к ЗУ или устройству ввода/вывода (с тремя состояниями); 29 - выход записи (с тремя состояниями); 30 - вход/выход подтверждения захвата; 31 - вход/выход захвата; 32 - выход чтения (стремя состояниями); 33 - вход режима управления минимальный/максимальный; 34 - выход состояния (с тремя состояниями); 35...38 - выходы канала/адреса/состояния (с тремя состояниями); 39 - выход канала адреса (с тремя состояниями); 40 - напряжение питания.

Электрические параметры

Номинальное напряжение питания	.5 B ± 5%			
Выходное напряжение низкого уровня	≤ 0,45 B			
Выходное напряжение высокого уровня	.≥ 2,4 B			
Входное напряжение:				
- низкого уровня	0,5+0,8 B			
- высокого уровня	$.2(U_n + 0.5) B$			
Входное напряжение тактовых сигналов:				
- низкого уровня	0,5+0,6 B			
- высокого уровня	$.3,9(U_n + 1) B$			
Ток потребления	.≤ 340 MA			
Ток утечки на входах				
Период следования импульсов тактовых сигналов	.200500 нс			
Длительность тактовых сигналов:				
- высокого уровня				
- низкого уровня	.≥ 118 нс			
Время фронта нарастания тактового сигнала				
(на уровне от 1 до 3,5 в)	.≤ 10 нс			
Время фронта спада тактового сигнала				
(на уровне от 3,5 до 1В)	.≤ 10 нс			
Время установления сигналов данных (D7D0)				
в цикле чтения	.≥ 30 нс			
Время сохранения сигналов данных (D7DO)	4.0			
в цикле чтения				
Время установления сигнала RDY				
Время сохранения сигнала RDY				
Время установления сигнала RDY (только в такте T2)				
Время установления сигналов NMI, INT, \overline{TEST}				
Время установления сигнала HOLD	.≥ 35 нс			

Время установления сигнала \overline{RQ}				
на выводах $\overline{RQ}/\overline{GT1}$, $\overline{RQ}/\overline{GT0}$	≥ 30 нс			
Время сохранения сигнала \overline{RQ}				
на выводах $\overline{RQ}/\overline{GT1}$, $\overline{RQ}/\overline{GT0}$	≥ 40 нс			
Время установления сигнала CR				
Время сохранения сигнала CR				
Время фронта нарастания на уровне				
от 0,8 до 2 В (кроме сигнала С)	≤ 20 нс			
Время фронта спада на уровне от 2 до 0,8 В				
(кроме сигнала С)				
Время задержки сигналов адреса (А19А0)	10110 нс			
Время сохранения сигналов адреса				
(A19A16), (A7A0)	≥ 10 нс			
Время задержки сигналов данных (D7D0)	10110 нс			
Время задержки сигналов данных (D7D0)				
в цикле записи				
Время задержки сигналов IO/\overline{M} , \overline{SAO}	10110 нс			
Время задержки сигнала HLDA	10160 нс			
Время задержки сигнала \overline{LOCK}	10110 нс			
Время задержки сигнала \overline{GT}				
на выводах $\overline{RQ}/\overline{GTO}$, $\overline{RQ}/\overline{GT1}$	085 нс			
Предельно допустимые режимы эксплуатации				
	•			
Напряжение питания	4,755,25 В			
Входное напряжение высокого уровня	2($U_n + 0.5$) B			
Входное напряжение низкого уровня	0,5+0,8 В			
Минимальный выходной ток высокого уровня	0,4 mA			
Максимальный выходной ток низкого уровня	2 мА			
Максимальная емкость нагрузки	100 пФ			
Температура окружающей среды	10+70 °C			